

Aplikace signálových procesorů v řízení pohonné jednotky elektromobilu Tatra Beta

Petr Palacký, Ivo Neborák

VŠB-Technická univerzita Ostrava, katedra elektroniky, 17 listopadu 15 708 33 Ostrava-Poruba, e-mail: petr.palacky@vsb.cz.

Abstract:

Při současné snaze co nejvíce snížit obsah škodlivých látek v ovzduší se začíná stále více v automobilové dopravě uvažovat o alternativních pohonech a zdrojích dopravních prostředků. Cílem tohoto příspěvku je popis aplikace moderních způsobů řízení elektrického pohonu elektromobilu s využitím nových signálových procesorů.

1. Úvod

Digitální signálové procesory již nacházejí uplatnění v procesech, v nichž je třeba měřit, analyzovat, vyhodnocovat, uchovávat či jen předzpracovat značné množství informací a v určité fázi zpracování vyvodit akční zásah. Vysoký výpočetní výkon tyto procesory předurčuje i pro velmi náročné aplikace, které vyžadují řízení v reálném čase.

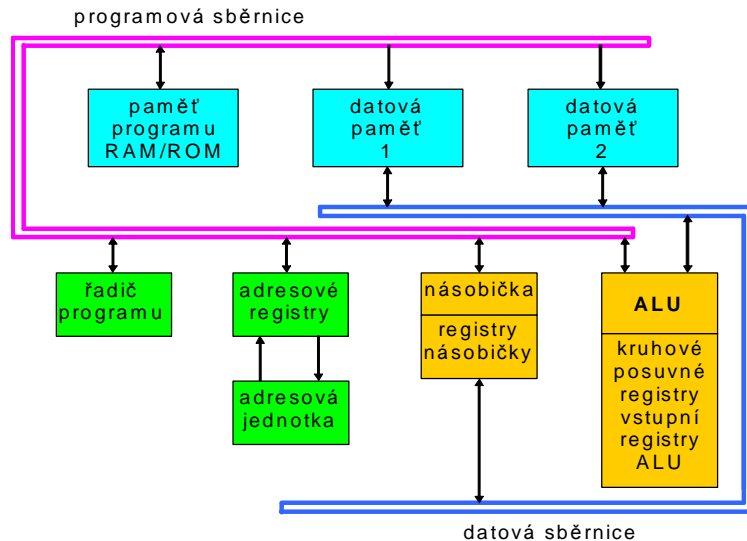
Tyto procesory jsou specializovány na rychlé provádění aritmetického násobení, sčítání, rotací a přesunových instrukcí, což jsou operace, na nichž je založeno číslicové zpracování signálů. Tomu je přizpůsobena struktura i instrukční soubor DSP. Prošly několika vývojovými etapami a univerzální i specializované signálové procesory nacházejí stále širší pole použití v komunikačních digitálních systémech, digitálním záznamu zvuku, zpracování řeči a signálů v lékařské elektronice, televizi, navigaci a radiolokaci. Jen pro příklad, v přijímači digitálního rozhlasu je použito šest DSP.

V nemalé míře se signálové procesory také využívají v aplikacích průmyslové elektroniky. Příkladem mohou být řídicí systémy výkonových měničů a elektrických pohonů.

2. Signálové procesory

2.1 Architektura signálových procesorů

Signálový procesor DSP má obdobné vlastnosti a způsob programování jako univerzální procesor, ale jeho architektura a instrukční soubor právě podporují rychlé a účinné provedení matematických operací, které se uplatňují ve zpracování signálů. Mezi tyto operace patří spektrální analýza provedená algoritmem rychlé Fourierovy transformace (FFT), komprese obrazu transformací *wavelet*, práce s polynomy, maticemi apod. Většina DSP má harvardskou architekturu s odděleným zpracováním instrukcí a dat. Toto uspořádání dovoluje současné provádění operací s daty a adresami. DSP má redukovanou instrukční množinu a je vybaven větším počtem výkonných jednotek, pamětí a vnitřních sběrnic.



Obr. 1 Modifikovaná harvardská architektura

Vysoká rychlost výpočtu se dosahuje obdobnými cestami jako u univerzálních mikroprocesorů, a to zvyšováním hodinového kmitočtu, architekturou procesoru a paralelním zpracováním úloh více procesory. Obecně dokáží DSP provést nejméně jednu operaci násobení a sčítání v jednom instrukčním cyklu. U mnoha DSP je navíc možné násobičku (např. 16×16 b \uparrow 32 b) fiktivně rozdělit např. na dvě jakoby nezávislé (8×8 b \uparrow 16 b) a jednou instrukcí provést dvě operace násobení s menší „přesností“. Obdobně lze rozdělit aritmeticko-logickou jednotku. V závislosti na architektuře dokáží DSP ještě v tomto instrukčním cyklu provést např. operaci nepřímého adresování, bitových posuvů či rotací, vyhodnotit podmínku vykonání instrukce, příp. jiné operace.

Jak už bylo řečeno, mají signálové procesory modifikovanou harvardskou architekturu s minimálně třemi paralelně pracujícími aritmetickými jednotkami. Jedna slouží ke zpracování dat, druhá k výpočtu adres a třetí umístěná v řadiči k obsluze programového čítače a k obvodové podpoře programových cyklů. Modifikace je dále podpořena několikanásobným sběrnicovým systémem.

Dalšími možnostmi pro zvýšení výpočetního výkonu signálových procesorů je využití architektury VLIW (Very Long Instruction Word), superskalární architektury a paralelních systémů. Pro omezení častých přístupů do relativně pomalých externích pamětí bývá někdy integrována instrukční paměť cache (i dvoustupňová), případně i datová paměť cache.

Ve srovnání s procesory pro všeobecné použití mají DSP menší spotřebu, nižší cenu a vyšší výkon v úlohách zpracování signálů. Většina instrukcí trvá jeden instrukční cyklus a DSP má garantovanou dobu, během níž se dostane do smyčky aktivního přerušení (např. čtyři instrukční cykly), což je přínosem pro systémy reálného času. Na druhou stranu se u DSP s rostoucím výpočetním výkonem rozrůstá jejich architektura o další výpočetní jednotky, další sběrnice a zvětšuje se hloubka zřetězení (*pipelining*), což přinejmenším snižuje efektivitu využití procesoru [1].

Největšími výrobci jsou firmy Motorola, Texas Instruments, Analog Devices a další. Všechny pak mají v nabídkách jak samotné signálové procesory, tak i vývojové kity s těmito čipy a vývojová prostředí pro ladění a implementaci algoritmů. Samotné procesory mohou mít na čipu integrované různé typy paměti RAM, ROM a FLASH.

2.2 Programování DSP

Psaní kódu pro DSP je dnes běžné jazykem symbolických adres a jazykem C. Výhodou jazyka symbolických adres je, že výsledný kód bude nejspíše kratší a procesor jej rychleji provede. Obtížně se však pomocí něj programují velké projekty, na kterých může pracovat i více programátorů. Naopak v jazyce C bude velký projekt rychleji napsaný, ale bude na DSP probíhat pravděpodobně pomaleji. Jazyk C je vhodný pro DSP se složitější architekturou (VLIW, CLIW a superskalární) a jeho výhodou je snadnější přenositelnost kódu na jiný DSP. V poslední době se objevují nástroje pro grafický vývoj aplikací, kde jsou jednotlivé části programu tvořeny bloky propojenými šipkami naznačujícími návaznost programu a každý blok má funkci definovanou jazykem C, příp. jazykem symbolických adres [1].

2.3 Signálové procesory pro průmyslové využití

Tyto procesory jsou v podstatě hybridy jejichž výpočetní výkon odpovídá DSP a nabídka periférií integrovaných na čipu odpovídá klasickým mikrořadičům. Jsou tedy s výhodou nasazovány do průmyslových aplikací vyžadující řízení v reálném čase.

3. Elektromobil Tatra Beta

Na katedře elektroniky VŠB-TU Ostrava je v současné době upravován elektromobil Tatra Beta. Tento elektromobil byl sestaven rovněž na již zmíněné katedře ve druhé polovině 90. let. V posledních dvou letech dochází k úpravám elektromobilu, které jsou obsahem několika diplomových a disertačních prací. Elektromobil a především jeho napájecí a řídicí část slouží i k výukovým účelům.

K jakým změnám oproti původní koncepci došlo. Rozdělme pohon elektromobilu na tři základní části:

- napájecí část
- řídicí část (popř. akční)
- pohonná část s převody

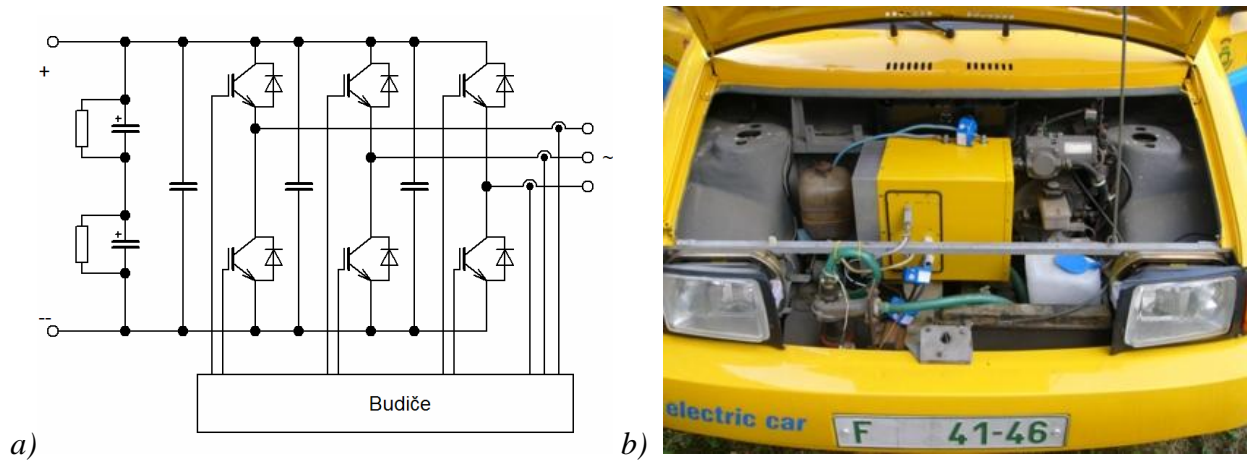
Z těchto tří základních částí zůstala zachována pohonná část s převody. V roce 2005 došlo k výměně napájecí jednotky a v letošním roce řídicí části.

3.1 Konstrukce elektromobilu

Elektromobil je realizován úpravou automobilu Tatra Beta, Škoda Ejpvovice. Jedná se o lehké užitkové vozidlo, karoserie pick-up. Karoserie je vyrobena z kompozitního plastu vyztuženého skelnými vlákny. Povrch vozu je rezistentní vůči korozi i proti mechanickému poškození. Karoserie je vyztužena bezpečnostním ocelovým rámem. Jeho součástí je ochranný oblouk, který zajišťuje bezpečnost posádky i při převrácení vozu. Řízení je hřebenové s bezpečnostním kloubovým hřídelem volantu.

3.2 Pohonná jednotka

Pohonnou jednotku elektromobilu tvoří kapalinou chlazený třífázový asynchronní motor s kotvou nakrátko Siemens 1 PV 5105-4WS15-Z. K motoru je přes převodovku se setrvačnickem a kluznou spojku připojen diferenciál s nápravami. Motor je napájen výkonovou částí měniče frekvence s IGBT tranzistory a je umístěn pod přední kapotou nad elektromotorem (obr. 2). Měnič je tvořen třemi bezpotenciálovými moduly s dvojicí IGBT umístěnými na žebrovém hliníkovém chladiči. Každý modul tvoří jednu větev napěťového střídače. Jsou dimenzovány na proud 150 A a napětí meziobvodu 900 V nebo 1200 V na tranzistoru. Bezprostředně na modulech je upevněna deska inteligentních budičů.



Obr. 2 a) Blokové schéma napěťového střídače
b) Umístění napěťového střídače ve vozidle



Obr.3. Použitý napěťový střídač s IGBT

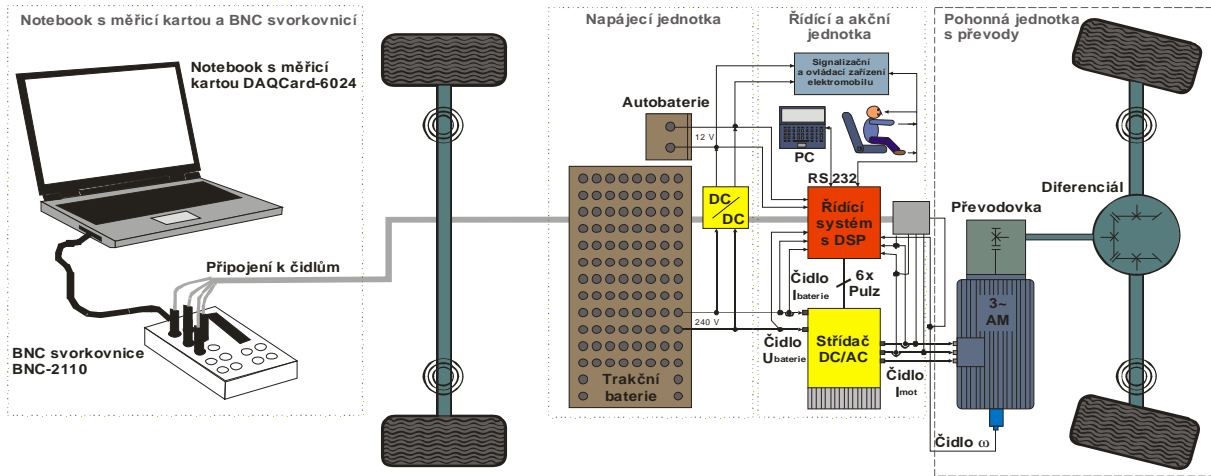
3.3 Napájecí jednotka

Napájecí část je tvořena trakčními olovenými bateriemi, které tvoří 120 článků po 2 V o kapacitě 46Ah a celkové váze 492 kg. Trakční baterie jsou umístěny ve vanách v podlaze vozidla za sedadly osádky. Přívod od trakční baterie ke střídači je jističen pojistkou. Napájecí část dále obsahuje 12 V autobaterii, která je umístěna taktéž v zadní části vozidla. Autobaterie nám zajišťuje napájení řídicí jednotky pohonu včetně periférií (např. čidla), ovládacích a signalizačních zařízení elektromobilu (běžná zařízení instalovaná v automobilu). Autobaterie je při provozu dobíjena z hlavních trakčních baterií přes DC/DC měnič. Z trakčních baterií je odebrána energie potřebná pro pohon elektromobilu.

3.4 Řídicí jednotka

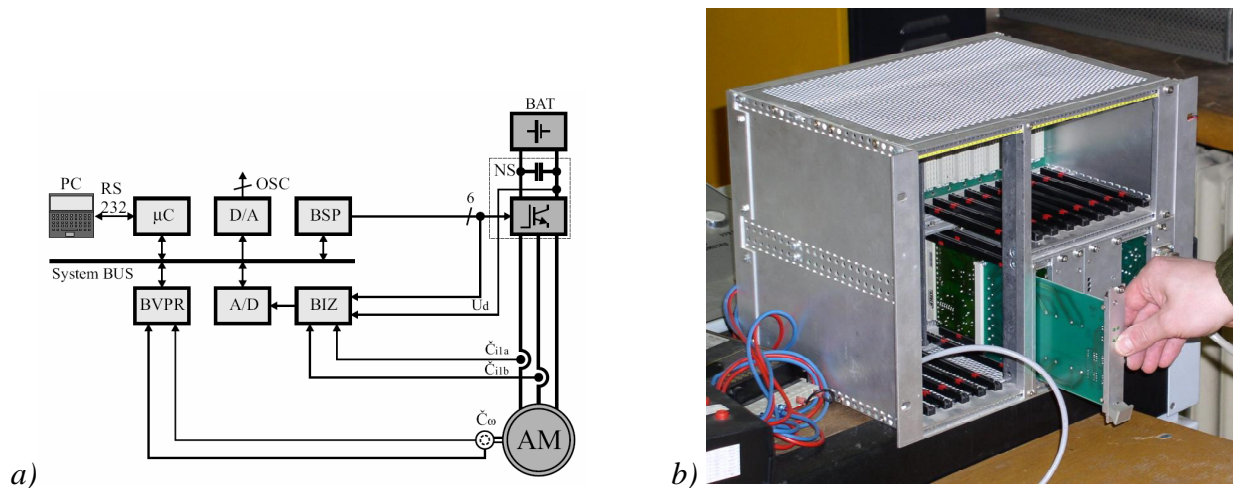
Řídicí část pohonu elektromobilu je tvořena mikropočítačovým systémem se signálovým procesorem TMS 320C40 (případně se signálovým procesorem TMS 320F2812). Řídicí systém je napájen přes DC/DC měniče z 12 V autobaterie. Do řídicího systému dále vstupují zpětné vazby z čidel napětí, proudů v meziobvodu, fázových proudů motoru a čidla rychlosti. Dalším vstupem/výstupem systému je komunikace s externím počítačem připojeným přes sériové rozhraní RS232. Počítač nám v tomto případě zastává funkci nadřazeného systému, kterým provádíme komunikaci s řídicím systémem pohonu a můžeme pomocí něj zadávat jak požadované veličiny, tak i odečítat měřené a vnitřní veličiny pohonu. V řídicí části je dále

zahrnuta i lidská osobnost, neboť v tomto případě při jízdě člověk aktivně ovlivňuje chování vozidla (např. sešlápnutí pedálu = změna žádané hodnoty momentu motoru). Výstupem řídicího systému jsou pulsy vstupující do akčního členu napájecího elektromotor. Akční člen je v našem případě tvořen napěťovým střídačem s IGBT. Struktura řízení a vizualizace dat je na obr. 4.



Obr. 4 Blokové schéma pohonu elektromobilu

Pro řízení je použit mikropočítačový systém se signálovým procesorem TMS 320C40 (případně je možné použít i jiný DSP např. TMS 320F2812). Blokové schéma tohoto řídicího systému i s jeho vazbami je zobrazeno na obr. 6a. Jak je patrné z blokového schématu, hlavní části řídicího systému tvoří deska s digitálním signálovým procesorem (μC) komunikující přes systémovou sběrnici (SYSTEM BUS) s blokem vyhodnocení polohy rotoru (BVPR), s blokem D/A převodníku sloužícím pro zobrazení potřebných veličin, s blokem A/D převodníku, do kterého vstupují signály upravené z čidel požadovaných veličin a s blokem zajišťujícím tvorbu pulsů pro řízení měniče [4].

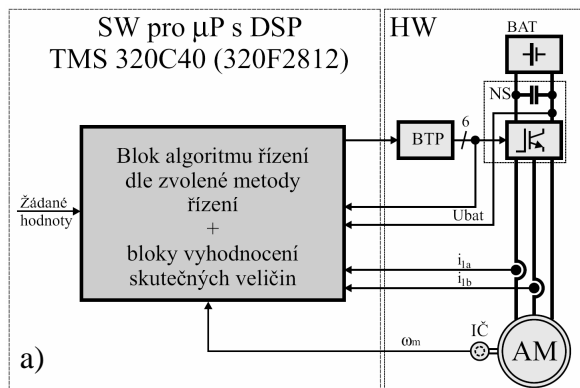


Obr.5. a) Blokové schéma řídicího systému

b) Řídicí mikropočítačový modulární systém

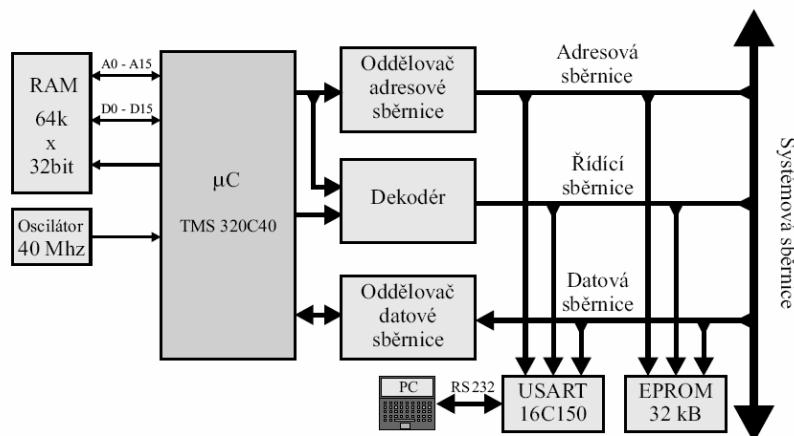
Na obr. 5b můžeme vidět použitý laboratorní systém se zmíněnými kartami umístěný na polici za sedadly. Na obr. 6a je znázorněno schéma regulovaného pohonu z jiného pohledu.

Pohon je zde rozdělen na softwarovou a hardwarovou část. Hardware zde zahrnuje výkonovou část pohonu (motor, střídač, napájecí baterie a blok tvorby pulsů). Software je tvořen řídicími algoritmy, jejichž struktura závisí na použité metodě řízení pohonu (vektorové řízení, přímé řízení momentu, skalární řízení - s čidlem otáček, bez čidla otáček).



Obr. 6 a) Blokové schéma řídicího systému

b) Mikropočítač s DSP TMS 320C40



Obr.7 Blokové schéma řídicího mikropočítače s DSP TMS 320C40

Signálový procesor TMS 320C40 použitý v pohonu elektromobilu se vyznačuje vysokým výpočetním výkonem při vybraných aritmetických operacích, kde pracuje s 32-bitovými daty. Je vybaven 12 registry (R0-R11), které pracují s 40-bitovými čísly s plovoucí řádovou čárkou (32bit mantisa, 8bit exponent). Zmíněné registry se využívají jako operandy při aritmetických operacích v jednom strojovém cyklu. U procesoru jsou hardwarově podporovány součin, dělení a druhá odmocnina. Dále procesor obsahuje: čítač (pro generování přerušení), 8 pomocných registrů (pro nepřímé adresování), 4 externí maskovatelná přerušení. Instrukční cyklus procesoru trvá 50ns (většina instrukcí proběhne v jednom cyklu). Je vybaven 64x32bit (256kB) pamětí RAM, pevnou pamětí EPROM pro uložení programu, monitor a asynchronní sériové rozhraní pro komunikaci s PC. Mikropočítač je dále z důvodu komunikace s ostatními perifériemi vybaven rozhraním pro systémovou sběrnici. Deska se signálovým mikroprocesorem je zobrazen na obrázku 6b a blokové schéma řídicího mikropočítače na obr. 7.

3.5 Nová koncepce řídicí jednotky

V současné době probíhá další vývoj řídicí jednotky pohonu elektromobilu. Vzhledem k velmi malé kapacitě napájecích článků spočívá řešení jednak ve vývoji a implementaci nových metod řízení umožňující snížení ztrát při řízení momentu pohonu a bezztrátovou rekuperaci náboje při brzdění, a jednak v řešení dobíjení napájecí jednotky elektrocentrálou, jež pracuje v optimálním režimu s nejnižší spotřebou a produkcí nežádoucích zplodin nebo palivovým článkem. Toto by pak umožnilo velkou část napájecích článků nahradit superkapacitory (obr. 9).

3.5.1 Řídicí systém se signálovým procesorem TMS 320F2812

TMS 320F2812 patří do skupiny 32-bitových signálových procesorů TMS 320F28xTM DSP, které představují vysoce integrovatelné, výkonné řešení pro náročné řídicí aplikace např. v elektrických pohonech. C28F2812 je vytvořen tak, že jeho zdrojový kód je kompatibilní s řadou signálových procesorů 24x/240x. Díky schopnostem pracovat s programem C/C++ umožňuje uživatelům ve vyšším jazyce vyvinout nejen jejich systémový řídicí software, ale také umožňuje vyvinout matematické algoritmy. C2812 je účinný jak v matematických úkolech tak i v systémových řídicích úkolech, které jsou typické pro řízení mikrořadičem. Tato schopnost odstraňuje potřebu druhého procesoru v mnoha systémech. 32 x 32-bitová MAC kapacita procesoru C2812 a jeho 64-bitová zpracovací schopnost umožňuje efektivně ovládat vyšší numerické problémy, které by jinak vyžadovaly řešení s mnohem dražším procesorem s pohyblivou řádovou čárkou. V důsledku rychlé odezvy přerušení s automatickou kontextovou ochranou kritických registrů, je zařízení schopné ovládat mnoho asynchronních události s minimálním zpožděním. C2812 má osmi úroňovou chráněnou linku přístupnou s linkou paměti. Toto zpracování umožní C28x pracovat ve vysokých rychlostech bez dalších investic do drahých vysokorychlostních pamětí. Speciální hardware minimalizuje zpoždění pro podmíněné zpoždění. Speciální operace pro ukládání do paměti dále zlepšují výkon.

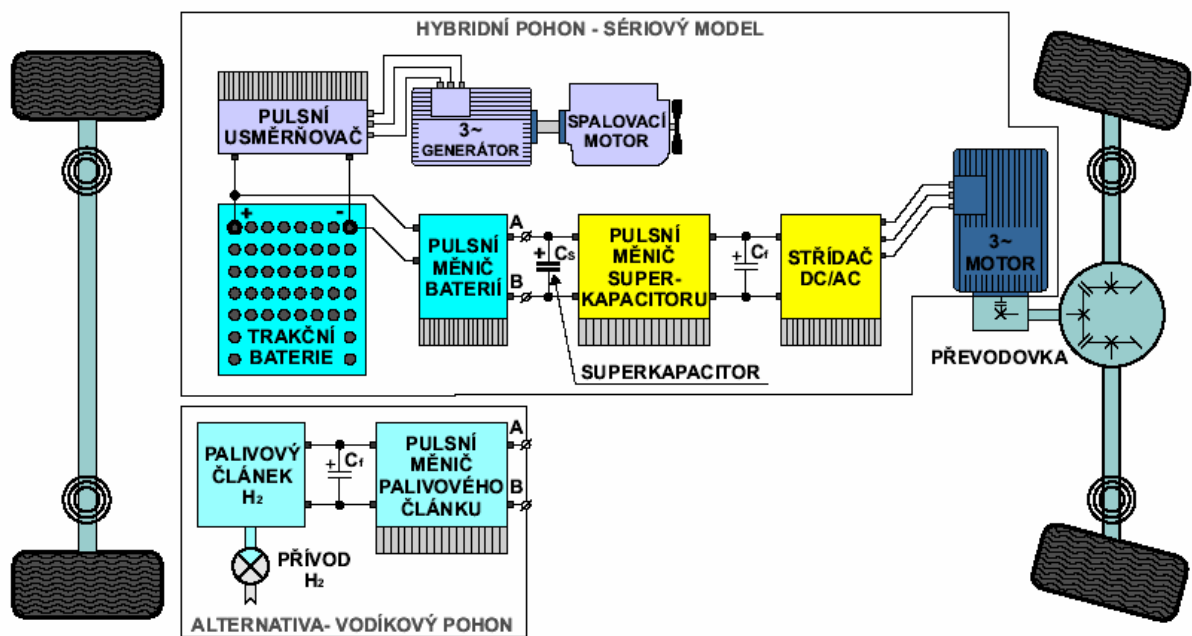
Základní parametry mikropočítače:

- taktovací frekvence 150 MHz
- instrukční cyklus 6,67 ns
- podpora JTAG snímacího rozhraní
- 16 x 16 and 32 x 32 MAC operací
- 16 x 16 Dual MAC
- Harvardská architektura sběrnice
- rychlé přerušení odezvy a běhu programu
- jednotný model programovací paměti
- použitelný kód v C/C++ a Assembleru
- Flash: Až 128K x 16 Flash čipová paměť
- ROM: Až 128K x 16 ROM čipová paměť
- Boot ROM (4K x 16)
- čipový oscilátor
- podpora dynamických změn PLL proměnných
- Watchdog časový modul
- 3 vnější přerušení
- možnost rozšíření periferním přerušením (PIE) - blok podporuje 45 periferních přerušení
- tři 32-bitové CPU-časovače



Obr. 8 Řídicí systém se signálovým procesorem TMS 320F2812

- periferní řízení motoru- 2 správci (EVA, EVB), kompatibilní pro 240 dalších zařízení
- 12-bitový A/D převodník, 16 kanálů
- až 56 samostatně programovatelných, několikanásobných, univerzálních vstupů / výstupů



Obr.9 Blokové schéma nové koncepce hybridního pohonu.

4. Závěr

S rozvojem mikropočítačové techniky dochází stále častěji k nasazení signálových procesorů do oblastí průmyslové elektroniky. K jedné z mnohých těchto oblastí využití patří řízení moderních výkonových polovodičových měničů a elektrických pohonů. Na katedře elektroniky VŠB-TU Ostrava probíhá vývoj nových metod řízení pohonné jednotky elektromobilu s použitím nových signálových procesorů. Tento výzkum se pak dále zaměřuje na využití i dalších možných zdrojů elektrické energie, což v současnosti, kdy se vědecká veřejnost stále více začíná zabývat otázkou poklesu světových zásob ropy, nabývá velkého významu.

Literatura

- [1] Družbík, T., Vlček, K., Neumann, P.: Digitální signálové procesory v průmyslu. Automatizace, ročník 47, č. 10, 2004.
- [2] Plachta, M.: Příspěvek k řešení elektrického pohonu s asynchronním elektromotorem a olovenými akumulátory ve vozidle Tatra Beta, Disertační práce, VŠB – Technická Univerzita Ostrava, 2000
- [3] Adamovský, Z.: Simulace algoritmu vektorového řízení pohonu s asynchronním motorem pro pohon elektromobilu, Sborník EPVE 2005, Brno, Vysoké učení technické v Brně, p. 83-88, SIEMENS s.r.o., ISBN 80-214-3052-4
- [4] Palacký, P.: Moderní metody řízení pohonů s asynchronním motorem s využitím nových signálových procesorů. Habilitační práce, Ostrava, 2005